

Càlcul de temporització de la memòria Flash ROM del projecte “Sokoban”

Velocitat de rellotge del sistema

El sistema permet treballar amb una freqüència de clock del sistema de 4 a 24 MHz. De tota manera, si volem utilitzar el controlador USB les velocitats de clock es limiten. El microcontrolador té un multiplicador de freqüència per assolir la velocitat de clock necessària pel USBC, i les velocitats de clock de sistema es limiten a 6, 12 i 24 MHz. Com que utilitzarem l'USBC a 48MHz, només podem escollir la velocitat de sistema a 12 MHz.

Retards introduïts pels elements lògics externs

No utilitzem elements lògics externs. Per tant, no hi han retards introduïts.

Càlcul del temps d'activació dels senyals de control a l'entrada de la memòria Flash ROM

Els temps d'activació dels senyals de control depenen únicament dels temps d'activació dels senyals del microcontrolador.

La següent taula il·lustra els temps en relació a la lectura/acceptació de les dades (per exemple, -20ns es refereix a 20ns abans de l'estabilització de les dades/lectura de dades -segons si ho mirem des del punt de vista del micro o de la memòria-):

<i>Senyals</i>	<i>Micro</i>	<i>Memòria</i>
Adreces	-83 a -71 ns	-70 ns màxim
Chip Select	-83 a -73 ns	-70 ns màxim
Read / Output Enable	-41 a -33 ns	-30 ns màxim
Dades	-12 a 0 ns	0 ns

Com veiem, la memòria funciona correctament amb el nostre muntatge.

Les adreces s'estabilitzen com a mínim 71 ns abans de la lectura, i la memòria tarda com a màxim 70 ns a servir-les. El Chip Select s'activa com a mínim 73 ns abans de la lectura, i la memòria les serveix com a màxim al cap de 70 ns. L'Output Enable de la memòria s'activa com a mínim 33 ns abans de la lectura, i la memòria tarda com a màxim 30 ns a servir-les des de l'activació del senyal. I amb uns simples càlculs veiem que el microcontrolador llegeix el bus de dades com a mínim 1 ns abans de que estiguin estabilitzades (en el pitjor cas, determinat pel bus d'adreces).

Referència

La nostra referència han estat pàgines concretes de les datasheets, que presentem adjuntes a aquesta part del treball.